

電気・電子情報工学専攻	学籍番号	M203230	指導教員氏名	市川周一
申請者氏名	東海林 拓人			

## 論文要旨(修士)

論文題目	Stochastic Computing による画像処理回路の検討
------	-----------------------------------

近年、人工知能分野や画像処理分野の情報量の増大により、回路面積の抑制に有利な設計手法が注目されている。回路面積が小さい設計手法の1つとして、単純な論理回路で算術演算を実装できるストカスティックコンピューティング (SC) が挙げられる。SC は、消費電力が低く、耐障害性が高いハードウェアとしても注目されており、画像処理、フィルタ回路などへの応用が検討されてきた。

SCではストカスティック数 (SN)を用いて計算する。IchiharaらやSalehiは、1つの線形帰還シフトレジスタ (LFSR)を2つのSN生成器 (SNG)で共有し、回路面積を削減する手法を提案した。IchiharaらやSalehiは、1つのLFSRを共有する際に、LFSRが出力するランダムビット列を並び替えて2つのSNを生成したが、本研究では並び替えに加えてNOTゲートの挿入を行う手法を提案する。

Liらは、デジタル画像処理アルゴリズムを実装し、エラー耐性、ハードウェアリソース、レイテンシについて評価した。その際、SCを用いた場合レイテンシが大きくなる問題が発生した。そこでChenとLiがAFEを提案し、低レイテンシ、低面積占有を実現した。

猪谷は、ChenとLiが提案したAFEを拡張し、マルチビット列を平坦化する手法を提案しエッジ検出とガウシアンフィルタに実装した。平坦化することで、短いビット長で計算結果が収束することが期待される。しかし猪谷の評価は不十分であるため、本研究で改めて詳しい評価を行った。

本研究では、エッジ検出回路とガウシアンフィルタを、(1) ChenとLiが提案したAFE (default)、(2) マルチビット列を平坦化するAFE (平坦化)、(3) LFSRの共有をする際にランダムビット列の並び替えやNOTゲートの挿入を行わないSC (default)、(4) SCでランダムビット列の並び替えやNOTゲートの挿入を行う方法 SC (NOTゲート挿入)、の4手法で設計し、C 言語による回路のシミュレーションを行って、絶対平均誤差 (MAE) を測定した。入力画像には、256 × 256 画素のSIDBA登録画像 (airplane, baboon, barbara, bridge, peppers, sailboat) をモノクロのPGM形式に変換した画像を使用した。さらに、設計をVerilog HDLで記述し、論理合成してハードウェアリソースの評価を行った。ガウシアンフィルタとエッジ検出のいずれにおいても、AFE (default)よりAFE (平坦化)のサイクル数およびMAEが小さくなることは無かった。エッジ検出とガウシアンフィルタにおいて、AFE (default)とSC (NOTゲート挿入)から生成された画像は、浮動小数点演算で求めた値 (期待値)である画素値から生成した画像と大きな違いは見られなかった。このことから、この2つの手法はMAEの観点から十分に実用的な性能を持っていることが分かった。

AFE (default)とSC (default)、SC (NOTゲート挿入)のハードウェアリソースを測定した。ガウシアンフィルタとエッジ検出の両方で、AFE (default)よりSC (NOTゲート挿入)の方が論理規模が小さいことが分かった。ガウシアンフィルタでは、SC (NOTゲート挿入)のSlice LUTs がAFE (default)の43%、エッジ検出では39%となった。2つの手法はMAEの観点から十分に実用的な性能を持っているため、論理規模が小さいSC (NOTゲート挿入) が有効であると考えられる。