

電気・電子情報工学専攻	学籍番号	M213233	指導教員氏名	市川 周一
申請者氏名	鹿野 貴義			

論文要旨 (修士)

論文題目	Rocket-chip における専用命令の実装：乱数生成とストカスティック計算
------	-----------------------------------------

大規模なデータを扱う画像処理や機械学習、セキュリティ分野などでは、専用ハードウェアが広く用いられている。オープンソースの命令セットアーキテクチャである RISC-V には、ユーザが定義可能なカスタム命令が存在し、処理時間の短縮に利用できる。また、組み込み用途など回路規模に制限がある場合、必要のない機能を省くことで、回路規模を抑えることが可能である。RISC-V のプロセッサやコンパイラの多くはオープンで提供されており、研究用途にも適している。

本研究では、RISC-V 準拠のプロセッサ Rocket-chip に専用命令を追加し、ハードウェア上で実装評価することを目的とした。専用命令の実装には、Rocket-chip と外部のアクセラレータを接続するインターフェースである Rocket Custom Coprocessor (RoCC) を用いた。専用命令として、(1) 線形帰還シフトレジスタ (Linear Feedback Shift Register: LFSR) の出力をインターロックつきで取得する乱数生成命令、(2) ストカスティックコンピューティング (Stochastic Computing: SC) によるガウシアンフィルタ専用命令の 2 種類を実装した。

乱数生成命令では、正岡ら (2021) が提案した、LFSR を用いた Unpredictable Random Number Generator (URNG) を実装した。さらに、LFSR を Leap-ahead LFSR (Xiao と Xuan (2009)) に置き換えて評価を行った。評価指標は、使用したハードウェアリソースと乱数品質・乱数生成速度である。乱数の品質評価には、DIEHARD テストと NIST テストを用いた。

Rocket-chip に LFSR を用いた URNG を実装した結果、鴨狩・市川 (2023) の見積もった性能上限をおおむね達成した。また、LFSR を Leap-ahead LFSR に置き換えることでクロック周波数の 9 倍ほどの生成速度を達成した。さらにインターロック付きの専用命令を実装することで、正岡ら (2021) の手法で必要だった ad hoc なタイミング調整が不要になった。

SC によるガウシアンフィルタは、8 つの MUX とストカスティック数 (Stochastic Number: SN) で構成した。画質評価には、入力画像としてモノクロ (8 ビット) の SIDBA 登録画像を使った。解像度は 256×256 ピクセルとした。SN として、0~255 の 8 ビットカウンタ、8 ビットの LFSR、32 ビットの LFSR の下位 8 ビットの 3 種類を用いて画像生成を行った。バイナリコンピューティング (Binary Computing: BC)、C プログラムで記述したソフト SC、専用命令を用いたハード SC の 3 種類のガウシアンフィルタを比較評価した。画質の評価には Peek Signal-to-Noise Ratio (PSNR) を採用し、BC 画像を基準に SC 画像の PSNR を評価した。さらに、ハードウェアリソースやガウシアンフィルタに要するサイクル数を調査した。

SIDBA 登録画像の内 13 枚中 12 枚で、各 MUX の SN ビット長が 32 ビットのとき、8 ビット LFSR と 32 ビット LFSR のハード SC で PSNR が 35 dB を超えることを確認した。SN ビット長が 32 ビット、BC の命令サイクル数を基準とすると、ハード SC は 1.08 倍、ソフト SC は 12.8 倍の命令サイクル数だった。2 種類の専用命令どちらの場合でも、専用命令実装後のハードウェアリソースは、オリジナルの実装から 1% 未満の増加であった。