

制御モデルから専用回路を生成する手法の予備的検討

指導教員：市川周一

学籍番号：063737 森田 定幸

1 背景と目的

2 次遅れ振動系の制御は、搬送制御など実社会で重要な役割を果たしている。様々な制御モデルが MATLAB/Simulink で研究され、Digital Signal Processor (DSP) で実装されているが、計算をソフトウェアで行うため実行速度の限界がある。制御モデルを FPGA 上に専用回路として実装することで、実行速度やコスト性能比の向上が期待できる。Simulink モデルを FPGA 上に実装する商用ソフトは既にいくつか存在するが、いずれも透明性、汎用性が低く研究には向かない。2006 年 10 月発売の Simulink HDL Coder は汎用性が高い論理記述を生成すると言われているが、新しいソフトウェアなので十分な評価が行われていない。

そこで本研究では、2 次遅れ振動系制御の 1 つである Preshaping 法のモデルを例として、HDL Coder を用いた専用回路生成手法を検討する。

2 Preshaping 法

Preshaping 法は Singer ら [1] が提案した 2 次遅れ振動系のフィードフォワード制御手法である。任意の入力に対して、 K のゲインを与えた第 2 入力 ΔT だけ遅らせて加えることで制震する (図 1, 2)。 ΔT と K は下の式で表される。

$$\Delta T = \pi / (\omega_n \sqrt{1 - \zeta^2}), K = \exp(-\zeta \pi / \sqrt{1 - \zeta^2})$$

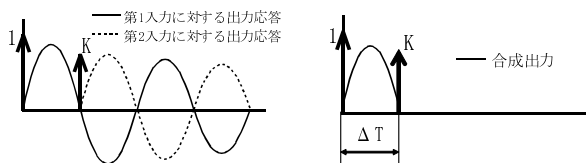


図 1 各入力の出力応答

図 2 出力結果

図 3 は生産システム工学系寺嶋研究室より提供された Preshaping 法の Simulink モデル (preshape.mdl) である。2 次振動遅れ系を実現する plant 部とプリシェーピング信号を作る preshape 部からなる。

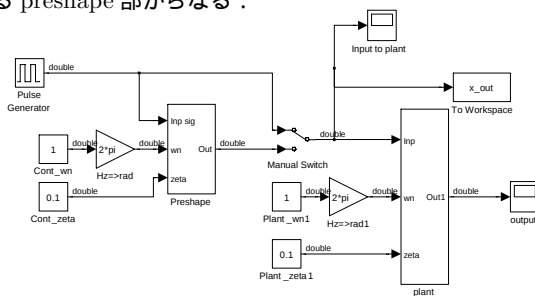


図 3 Simulink モデル preshape.mdl

3 モデルの変更

HDL Coder を使用するためには、モデルを対応ブロックのみで構成し、離散時間、固定小数点数で動作させる必要がある。そこでモデル preshape に以下の変更を加えた。

- MATLAB コマンド `sldiscmdl` で、連続時間モデルを離散時間モデルに変更した。サンプリング時間は、実験の結果に基づき 2^{-9} [sec] に設定した。このモデルを `preshape_512` とする。一部のブロックが離散信号に対応したブロックに置換された。
- データタイプを固定小数点数に変更した。MATLAB では通常 64bit 浮動小数点を用いている。そこでモデルを小数部 20bit の 32bit 符号付固定小数点で動作するように変更した。
- ハードウェアでは必要のない Manual Switch, To Workspace, Input to plant ブロックを削除した。

- 3 入力の演算ブロックを、2 入力 2 段に変更した。
- 数学関数ブロックを変更した。 e^x , $\sqrt{x}$ のような数学関数は HDL Coder で変換できない。今回のモデルでは引数 ζ が取る値の範囲が決まっているので、Look-up Table ブロックで置換した。
- 単純な置き換えができないブロックの代替ブロックを作成した。ブロックの作成には Embedded MATLAB Function ブロックを用いた。これは MATLAB 言語を使って処理を記述できるブロックで、適切な記述をすれば HDL Coder で変換できる。まず、固定小数点除算ブロックを作成した。次に、 ΔT のディレイを加えるブロックを、既に存在する Embedded MATLAB Design Patterns 内の DualportMemory を元にリングバッファで実装した。さらにサンプリング時間 $\times$ 現在の入力信号の値を積算する Integrator ブロックを作成し積分ブロックを置換した。

以上の変更を加えたモデルを `preshape_final` とする。

正しく変更できたことを確認するためにシミュレーションを行った。図 4 のように `preshape`, `preshape_512` と同様の出力が得られていることがわかる。

また、HDL Coder で `preshape_final` を VHDL に変換できることを確認した。ただし、論理シミュレーションや論理合成は完了していない。

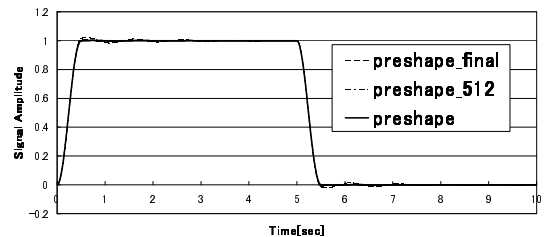


図 4 出力結果

4 モデルの評価

制御モデルの変更が実行時間にどのような影響を与えるか、Real-Time Workshop (RTW) を用いて定量的に調べた。RTW は Simulink モデルを C/C++ のシミュレーションプログラムに変換するソフトウェアである。

評価には、Athlon XP 2600+, Windows XP Pro SP2, Visual Studio 2003 .NET を用い、RTW で実行ファイルを生成した。Cygwin 上で `time` 関数を用いて実行時間を 10 回ずつ計測し、平均を求めた。RTW の設定ファイルは `grt.tlc` を用い、最適化オプションを ON にした。

その結果、`preshape` に比べ、`preshape_final` は実行時間が 19.4 倍遅くなった。これは、離散化することで計算量が増えていること、実行した PC には浮動小数点演算機能があるので、浮動小数点演算を行っている `preshape` のほうが早くなっているものと考えられる。

5 今後の課題

Real-Time Works Embedded Coder (RTWEC) は RTW よりも、組み込みに特化したコードを生成するツールである。`preshape_final` は RTWEC を使用すると、浮動小数点演算命令の無い安価な DSP 上で高速に実行できる可能性がある。

また、`preshape_final` を FPGA で実装・評価し、さらなる改良を行いたい。

参考文献

- [1] N. C. Singer and W. P. Seering. Preshapeing command inputs to reduce system vibration. *Trans. ASME, J. Dyn. Syst. Meas. Control.* vol. 112-1, pp. 76-81, 1990.