

平成 29 年度 卒業研究報告書概要

課程, 学籍番号, 氏名	課程: 電気・電子情報工学課程, 学籍番号: B163221, 氏名: 岸部 仁美		
工学分野名: 情報通信システム	指導教員名: 市川 周一, 藤枝 直輝		
題 目: 和 Xillybus を用いた周辺回路接続に関する予備的性能評価 (英 Preliminary performance evaluation on peripheral device connection using Xillybus)			
Abstract Technologies for converting a part of software into dedicated circuits (hardware) have been studied. In embedded systems, a dedicated circuit is generally mounted as a peripheral circuit on a peripheral bus. One of the problems on using peripheral circuits is the delay time at the data transmission / reception, which cause performance degradation. In this research, the use of peripheral circuits on the peripheral bus called Xillybus is considered. A loop-back circuit or a counter circuit is connected to Xillybus and the transfer speed and delay on the host OS (Linux) is evaluated. As a result, it is found that the transfer speed becomes high when the data size per transfer is larger than a certain threshold.			
概 要 ソフトウェアの一部を専用回路化 (ハードウェア化) する技術が研究されている。組み込みシステム等では、特定応用向けの専用回路を周辺回路として搭載する際、一般にペリフェラルバスに周辺回路を付加する。SoC 型 FPGA (Field-Programmable Gate Array) でも、FPGA による専用回路は CPU コアの周辺回路として接続される。専用回路を周辺回路として用いる場合、いくつかの問題点がある。問題点の一つとして、データの送受信における遅延時間が挙げられる。これは性能低下の要因となる。 本研究では、Xillybus を用いた周辺回路化手法について検討する。Xillybus は FPGA 用の IP コアであり、DMA 転送もサポートしている。ホスト OS は Linux および Windows に対応しており、ソフトウェア開発も容易である。Xilinx Zynq-7000 AP SoC 上で Xillybus を用いて周辺回路を接続し、ホスト OS (Linux) から周辺回路との転送速度や転送遅延を評価する。さらに簡単な専用回路を設計・実装し、システムの有用性を評価する。 Xillybus のデモサンプルを利用し、ループバック回路の評価を行った。Xillybus には、8 bit 幅のバスと 32 bit 幅のバスがあり、それぞれについて評価を行った。8 bit バスでは 2 B~2 MB のデータ、32 bit バスでは 4 B~2 MB のデータを繰り返し転送し、転送速度を測定した。8 bit バスではデータが 4 KB~16 KB の内のある特定の値になる場合、32 bit バスでは 70 KB 以上のデータを転送した場合に転送速度が大きくなることがわかった。それ以外の条件では、データサイズとデータ転送速度は比例の関係になるため、1 秒あたりのデータ転送の回数が一定であると考えられる。 周辺回路としてカウンタ回路を付加してループバック回路と同様の評価を行った。カウンタ回路についても 8 bit バスと 32 bit バスそれぞれを使用し、8 bit バスを使用すると 0.5 KB 以上、32 bit バスを使用すると 2 KB 以上で高速転送が行えた。 ループバック回路、カウンタ回路ともにデータの信頼性評価を行った。ループバック回路では送信データと受信データの比較をし、これらが一致することが確認できた。カウンタ回路ではカウント値を読み出し、データの連続性・一貫性を検証した。 今後の課題は、より実用的な周辺回路を設計・実装することである。応用としては、真性乱数発生回路の乱数品質の評価を予定している。			

発表する際の課程を記入

電気・電子情報工学

課程

発表番号

40

(学籍が他課程所属の学生も発表する課程を記入すること)